

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-047125

(43)Date of publication of application : 26.02.1993

(51)Int.Cl.

G11B 21/10

(21)Application number : 03-328323

(71)Applicant : INTERNATL BUSINESS MACH  
CORP <IBM>

(22)Date of filing : 18.11.1991

(72)Inventor : ARAI KOICHI  
HIEN FU-DAN  
NAKAGAWA YUZO  
OTTESEN HAL H  
SHARMA ARUN  
SRI-JAYANTHA MUTHUTHAMBY

(30)Priority

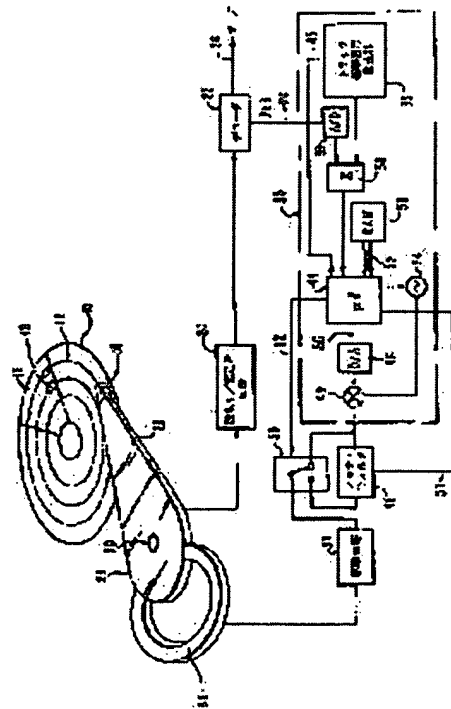
Priority number : 90 620962    Priority date : 29.11.1990    Priority country : US

## (54) DIRECT ACCESS MEMORY DEVICE AND ITS OPERATING METHOD

(57)Abstract:

PURPOSE: To cope with variation in the resonance frequency of an actuator.

CONSTITUTION: Under the control a microprocessor 33, a switch 50 is so set as to exclude a filter 48 and a sine wave of variable frequency from a sine wave generator 54 is supplied to a driving circuit 34 to drive an actuator including a suspension 28 and an arm 29 which support a head 14. The microprocessor 44 analyzes a position error signal obtained from a decoder 22 at this time to determine the resonance frequency of the actuator, and constitutes the filter 48 so that the determined resonance frequency is excluded. Then the switch 50 is so set as to supply a signal for driving to the driving circuit 34 through the filter 48.



## LEGAL STATUS

[Date of request for examination]

18.11.1991

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

BEST AVAILABLE COPY

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-47125

(43)公開日 平成5年(1993)2月26日

(51)Int.Cl.<sup>5</sup>  
G11B 21/10

識別記号 庁内整理番号  
A 8425-5D

FI

技術表示箇所

審査請求 有 請求項の数47(全 16 頁)

(21)出願番号 特願平3-328323

(22)出願日 平成3年(1991)11月18日

(31)優先権主張番号 620962

(32)優先日 1990年11月29日

(33)優先権主張国 米国(US)

(71)出願人 390009531

インターナショナル・ビジネス・マシー  
ズ・コーポレーション

INTERNATIONAL BUSIN  
ESS MACHINES CORPO  
RATION

アメリカ合衆国10504、ニューヨーク州  
アーモンク (番地なし)

(72)発明者 荒井公一

神奈川県藤沢市長後1405-3、レビュート  
斉藤 203号

(74)代理人 弁理士 頓宮 孝一 (外4名)

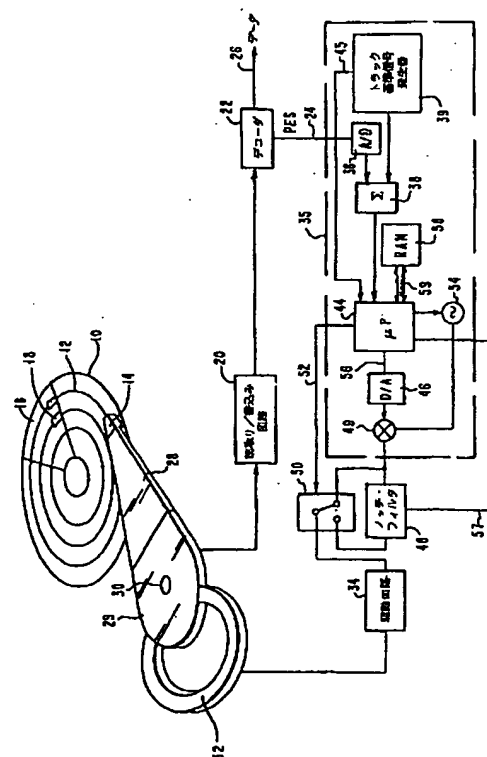
最終頁に続く

(54)【発明の名称】 直接アクセス記憶装置及びその動作方法

(57)【要約】

【目的】直接アクセス記憶装置において、アクチュエータの共振周波数の変化に対処する。

【構成】マイクロプロセサ44の制御の下に、フィルタ48を除外するようにスイッチ50をセットして、正弦波発生器54からの可変周波数の正弦波を駆動回路34に与えることによって、ヘッド14を支えるサスペンション28やアーム29を含むアクチュエータを駆動する。マイクロプロセサ44は、このときデコーダ22から得られる位置誤差信号を分析して、アクチュエータの共振周波数を決定し、その決定した共振周波数を除去するようにフィルタ48を構成する。その後、駆動用の信号をフィルタ48を介して駆動回路34に与えるように、スイッチ50をセットする。



## 【特許請求の範囲】

【請求項 1】記憶媒体との相互作用のためにヘッドを位置決めするサーボ・ループを含む直接アクセス記憶装置であって、

ヘッドを移動させるためのアクチュエータ手段と、  
該アクチュエータ手段にエネルギーを供給するための駆動回路と、

該駆動回路を制御するための制御装置と、  
前記アクチュエータ手段の少なくとも 1 つの共振周波数を周期的に決定するための手段と、

前記サーボ・ループ内に配置され、少なくとも 1 つの選択された周波数における系の応答を最小化するように前記少なくとも 1 つの選択された周波数をフィルタリングするためのフィルタ手段と、

前記フィルタ手段が前記決定手段により決定される少なくとも 1 つの共振周波数をフィルタするように前記フィルタ手段を構成するための手段と、

を具備することを特徴とする直接アクセス記憶装置。

【請求項 2】前記決定手段は、  
信号を前記サーボ・ループに注入するための手段と、  
前記アクチュエータ手段の前記少なくとも 1 つの共振周波数を決定するために、前記信号に対する前記アクチュエータ手段の応答をモニタするための手段と、  
を具備することを特徴とする請求項 1 記載の直接アクセス記憶装置。

【請求項 3】前記注入手段は、前記アクチュエータ手段の前記少なくとも 1 つの共振周波数を含む周波数範囲にわたる周波数を有する信号を注入することを特徴とする請求項 2 記載の直接アクセス記憶装置。

【請求項 4】前記信号は正弦波であることを特徴とする請求項 3 記載の直接アクセス記憶装置。

【請求項 5】前記決定手段はプログラムされたマイクロプロセッサを含むことを特徴とする請求項 2 記載の直接アクセス記憶装置。

【請求項 6】前記注入手段は第 1 の周波数の前記信号を注入し、前記モニタ手段は第 2 の周波数における前記アクチュエータ手段の応答をモニタし、前記第 2 の周波数は前記第 1 の周波数よりも低いことを特徴とする請求項 2 記載の直接アクセス記憶装置。

【請求項 7】前記制御装置と前記フィルタ手段との間に配置される加算手段を含み、前記注入手段は前記信号を前記加算手段に注入することを特徴とする請求項 2 記載の直接アクセス記憶装置。

【請求項 8】前記ヘッドの位置を示す位置信号を生成する手段を含み、前記制御装置は、  
前記位置信号をデジタル位置信号に変換する A/D 変換器と、

該 A/D 変換器に接続され、前記デジタル信号を処理してデジタル制御信号を生成するマイクロプロセッサと、

該マイクロプロセッサに接続され、前記デジタル制御信号

を前記ヘッドの位置決め用のアナログ制御信号に変換する D/A 変換器とを有し、

注入される前記信号はデジタルであり、前記注入手段は前記信号を前記サーボ・ループ内の前記マイクロプロセッサ及び前記 D/A 変換器の間のポイントに注入することを特徴とする請求項 2 記載の直接アクセス記憶装置。

【請求項 9】前記決定手段の動作中は、前記フィルタ手段を使用禁止とする手段を含むことを特徴とする請求項 1 記載の直接アクセス記憶装置。

10 【請求項 10】前記構成手段により前記フィルタ手段が構成された後に、前記フィルタ手段を再使用許可とする手段を含むことを特徴とする請求項 9 記載の直接アクセス記憶装置。

【請求項 11】前記ヘッドの位置を示す位置信号を生成する手段を含み、前記制御装置は、  
前記位置信号をデジタル位置信号に変換する A/D 変換器と、

前記デジタル信号を処理してデジタル制御信号を生成するマイクロプロセッサと、

20 前記デジタル制御信号を前記ヘッドの位置決め用のアナログ制御信号に変換する D/A 変換器とを有し、

前記注入される信号はデジタルであり、前記注入手段は前記信号を前記サーボ・ループ内の前記マイクロプロセッサ及び前記 D/A 変換器の間のポイントに注入することを特徴とする請求項 1 記載の直接アクセス記憶装置。

【請求項 12】前記フィルタ手段はスイッチ式容量性フィルタを含むことを特徴とする請求項 1 記載の直接アクセス記憶装置。

30 【請求項 13】前記構成手段はクロック信号を前記スイッチ式容量性フィルタに提供するクロック信号発生器手段を含むことを特徴とする請求項 12 記載の直接アクセス記憶装置。

【請求項 14】前記クロック信号発生器手段はフェイズ・ロック・ループを含むことを特徴とする請求項 13 記載の直接アクセス記憶装置。

【請求項 15】前記フェイズ・ロック・ループは前記制御装置から受信される入力信号により制御されることを特徴とする請求項 14 記載の直接アクセス記憶装置。

40 【請求項 16】前記クロック発生器手段は前記制御装置によりプログラムされるプログラマブル・タイマを含むことを特徴とする請求項 13 記載の直接アクセス記憶装置。

【請求項 17】前記フィルタ手段はデジタル・フィルタを含むことを特徴とする請求項 1 記載の直接アクセス記憶装置。

【請求項 18】前記デジタル・フィルタはソフトウェアもしくはファームウェア・プログラム式フィルタであることを特徴とする請求項 17 記載の直接アクセス記憶装置。

50 【請求項 19】前記制御装置は前記フィルタを実行する

ようにプログラムされることを特徴とする請求項 18 記載の直接アクセス記憶装置。

【請求項 20】前記フィルタ手段は約 30 Hz の帯域幅を有することを特徴とする請求項 1 記載の直接アクセス記憶装置。

【請求項 21】前記アクチュエータ手段により前記ヘッドを移動させ、前記記憶媒体に関する複数の位置を取らせるための手段と、  
前記各位置における前記少なくとも 1 つの共振周波数を示すデータを獲得するための手段と、  
前記制御装置が前記フィルタ手段を構成できるように、前記制御装置に前記複数の位置の少なくとも 1 つに関するデータを提供する手段と、  
を具備することを特徴とする請求項 1 記載の直接アクセス記憶装置。

【請求項 22】少なくとも 2 つの前記位置からのデータを補間して補間データを生成する前記制御手段により使用される補間手段を含み、前記制御装置は前記補間データに従って前記フィルタ手段を構成することを特徴とする請求項 21 記載の直接アクセス記憶装置。

【請求項 23】前記記憶媒体は複数の面を含み、前記直接アクセス記憶装置は複数のヘッドを含み、各ヘッドはそれぞれに対応する前記面と相互作用を成し、前記アクチュエータ手段は 1 つのアクチュエータを含み、該アクチュエータは複数のサスペンションに結合され、各サスペンションは前記ヘッドの 1 つを支持し、  
各ヘッドから前記少なくとも 1 つの共振周波数を示すデータを獲得するための手段と、  
前記制御装置が前記フィルタ手段を構成できるように、前記制御装置に前記ヘッドの少なくとも 1 つからのデータを提供する手段と、  
を具備することを特徴とする請求項 1 記載の直接アクセス記憶装置。

【請求項 24】記録媒体との相互作用のためにヘッドを位置決めするサーボ・ループを含む直接アクセス記憶装置であって、  
ヘッドを移動させるためのアクチュエータ手段と、  
該アクチュエータ手段にエネルギーを供給するための駆動回路と、  
該駆動回路を制御するための制御装置と、  
前記サーボ・ループに信号を注入するための手段と、  
前記アクチュエータ手段の少なくとも 1 つの共振周波数を含む周波数範囲にわたり前記信号の周波数を変化させるための手段と、  
前記アクチュエータ手段の前記少なくとも 1 つの共振周波数を決定するために、前記信号の周波数を変化させられるときに前記アクチュエータ手段の応答をモニタするための手段と、  
前記サーボ系内に配置され、少なくとも 1 つの選択された周波数における系の応答を最小化するように前記少な

くとも 1 つの選択された周波数をフィルタリングするためのフィルタ手段と、

前記フィルタ手段が前記決定手段により決定される少なくとも 1 つの共振周波数をフィルタするように前記フィルタ手段を構成するための手段と、  
を具備することを特徴とする請求項 1 記載の直接アクセス記憶装置。

【請求項 25】前記フィルタ手段は約 30 Hz の帯域幅を有することを特徴とする請求項 24 記載の直接アクセス記憶装置。

【請求項 26】記憶媒体と相互作用するヘッドのアクチュエータ手段の位置制御のためのサーボ系を含む直接アクセス記憶装置の動作方法であって、

a) 前記アクチュエータ手段の少なくとも 1 つの共振周波数を周期的に決定するステップと、

b) 前記ステップ a) の後、前記少なくとも 1 つの共振周波数における前記アクチュエータ手段の応答を最小化するように前記サーボ系内にフィルタを構成するステップと、を具備することを特徴とする動作方法。

20 【請求項 27】前記ステップ b) は前記ステップ a) が実行される度に実行されることを特徴とする請求項 26 記載の動作方法。

【請求項 28】c) 前記ステップ a) を実行する以前に前記フィルタを使用禁止とするステップを具備することを特徴とする請求項 26 記載の動作方法。

【請求項 29】前記ステップ b) を実行した後、前記フィルタを使用許可することを特徴とする請求項 28 記載の動作方法。

【請求項 30】前記ステップ a) は、

30 e) 信号をサーボ系に注入するステップと、

f) 前記アクチュエータ手段の応答をモニタし、前記アクチュエータ手段の前記少なくとも 1 つの共振周波数を決定するステップと、

を具備することを特徴とする請求項 26 記載の動作方法。

【請求項 31】前記ステップ e) において注入される前記信号は第 1 の周波数を有し、前記アクチュエータ手段の応答は前記第 1 の周波数よりも低い第 2 の周波数においてモニタされることを特徴とする請求項 30 記載の動作方法。

40 【請求項 32】前記ステップ a) は、

g) 前記アクチュエータ手段の前記少なくとも 1 つの共振周波数を含む周波数範囲にわたり前記注入信号の周波数を変化させるステップと、

を具備することを特徴とする請求項 30 記載の動作方法。

【請求項 33】前記注入信号は正弦波であることを特徴とする請求項 32 記載の動作方法。

50 【請求項 34】前記注入信号は前記アクチュエータ手段のための駆動回路と前記駆動回路に制御信号を提供する

制御装置との間の加算ポイントに注入されることを特徴とする請求項 30 記載の動作方法。

【請求項 35】前記サーボ系はマイクロプロセサ、D/A 変換器を含み、前記信号はデジタルであって前記 D/A 変換器の入力に注入され、前記マイクロプロセサからの制御信号と加算されることを特徴とする請求項 30 記載の動作方法。

【請求項 36】前記ステップ e) 及び f) の少なくとも一方を実行するようにマイクロプロセサをプログラミングするステップを具備することを特徴とする請求項 30 記載の動作方法。

【請求項 37】前記フィルタを構成するステップは、クロック周波数をスイッチ式容量性フィルタ回路に調整するステップと、を具備することを特徴とする請求項 26 記載の動作方法。

【請求項 38】前記フィルタを構成するステップは、デジタル・フィルタ及びプログラム式タイマの一方をプログラムするステップと、を具備することを特徴とする請求項 26 記載の動作方法。

【請求項 39】約 30 Hz の帯域幅を有する前記フィルタを構成するステップを具備することを特徴とする請求項 26 記載の動作方法。

【請求項 40】前記ステップ a) 及び b) の少なくとも一方を実行するようにマイクロプロセサをプログラムするステップを具備することを特徴とする請求項 26 記載の動作方法。

【請求項 41】前記ヘッドに前記記憶媒体における複数の位置を取らせるステップと、前記各位置における前記アクチュエータ手段の少なくとも 1 つの共振周波数を示すデータを獲得するためのステップと、前記複数の位置の 1 つに関する前記少なくとも 1 つの共振周波数を示すデータに従って前記フィルタを構成するステップと、を具備することを特徴とする請求項 26 記載の動作方法。

【請求項 42】アクセスされる前記記憶媒体上の位置に最も近い前記複数の位置の 1 つに関する前記少なくとも 1 つの共振周波数を示すデータに従って、前記フィルタを構成するステップを具備することを特徴とする請求項 41 記載の動作方法。

【請求項 43】前記複数の位置の少なくとも 2 つの位置に関するデータを補間して補間データを生成するステップと、前記補間データに従って前記フィルタを構成するステップと、を具備することを特徴とする請求項 41 記載の動作方法。

【請求項 44】前記記憶媒体は複数の面を含み、前記直接アクセス記憶装置は複数のヘッドを含み、各前記ヘッドはそれぞれに対応する前記面と相互作用を成し、前記アクチュエータ手段は複数のサスペンションに結合される単一のアクチュエータを含み、各サスペンションは前記ヘッドの 1 つを支持し、各ヘッドから前記少なくとも 1 つの共振周波数を示すデータを獲得するステップと、アクセスのために使用される前記ヘッドの 1 つからのデータに従って前記フィルタを構成するステップと、を具備することを特徴とする請求項 26 記載の動作方法。

【請求項 45】記憶媒体と相互作用するヘッドのアクチュエータ手段の位置制御を行うサーボ系を含む直接アクセス記憶装置の動作方法であって、

- a) 前記サーボ系に信号を注入するステップと、
  - b) 前記アクチュエータ手段の少なくとも 1 つの共振周波数を含む周波数範囲にわたり前記注入信号の周波数を変化させるステップと、
  - c) 前記注入信号の周波数が増加させられたときに前記アクチュエータ手段の応答をモニタし、前記周波数範囲内の前記アクチュエータ手段の前記少なくとも 1 つの共振周波数を決定するステップと、
  - d) 前記共振周波数を抑制するように前記サーボ系におけるフィルタを構成するステップと、
- を具備することを特徴とする動作方法。

【請求項 46】e) 前記ステップ a) 以前に前記フィルタを使用禁止にするステップと、f) 前記ステップ d) の後に前記フィルタを使用許可するステップと、を具備することを特徴とする請求項 45 記載の動作方法。

【請求項 47】約 30 Hz の帯域幅を有する前記フィルタを構成するステップを具備することを特徴とする請求項 45 記載の動作方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は直接アクセス記憶装置 (DASD) に関し、更に詳しくは、磁気ディスク装置等のサーボ系によるアクチュエータの位置制御を有する装置に関する。

【0002】

【従来の技術及び発明が解決しようとする課題】典型的な DASD アクチュエータ/ヘッド装置はいくつかの重大な構造的共振モードを有し、これはゆるやかに減衰し、またサーボ系の性能を劣化させることになる。これらのモードはサーボ制御によるアクチュエータ動作のトラッキングアクセス及びトラック追従段階の間に活性化される。サーボ系のオープン・ループ単利得、クロスオーバー周波数に近い周波数を有するこれらのモード、サーボ

系の位相余裕を相当低下させ、不安定状態及びセトルアウト性能の深刻な劣化を招く。更に、これらのモードは温度のような環境条件及び経時変化や摩耗などにより振幅及び周波数の変化を受ける。こうした変化の他の要因としては、マルチ・ディスク型DASDにおける装置ごとの製造公差及びヘッドごとのサスペンションの非均一性がある。特に、ローエンドのプラスチック・アクチュエータでは、モード周波数が非常に変化することが観察されてきた。もしこれが補正されない場合には、これらのモードは過度なセトルアウトを招き、TMRエラーを増加させる。

【0003】モード補正のための今日の技術では、ノッチ・フィルタにより支配的な構造的モードを抑制する。従来の設計では、これらのモードにおける変化を補正するために比較的広い帯域及び固定周波数の除去を必要とする。しかしながら、これらの設計の主な制限は位相遅延を招き、これは位相余裕を減少させ、サーボ系の性能を深刻に低下させる。

【0004】本発明の目的は整定時間の短い直接アクセス記憶装置を提供することである。

【0005】本発明の別の目的は、アクチュエータの共振特性の変化を時間の関数として自動的に補正する直接アクセス記憶装置を提供することである。

【0006】本発明の別の目的は、アクチュエータ・アセンブリ内の構成装置の製造公差を緩和する直接アクセス記憶装置を提供することである。

【0007】更に本発明の目的は、上述の目的を達成し且つ低コストの直接アクセス記憶装置を提供することである。

【0008】

【課題を解決するための手段】本発明によれば、記録媒体と相互作用を成すヘッドの位置制御のためのサーボ・ループを含む直接アクセス記憶装置は、ヘッドを移動させるアクチュエータ手段を有する。駆動回路はこのアクチュエータ手段に対してエネルギーを供給する。制御装置は駆動回路を制御する。周期的にアクチュエータの少なくとも1つの共振周波数（一般的には最も厄介なもの）を決定するための手段が設けられる。系の応答を少なくとも1つの選択された周波数に対して最小化するためのフィルタ手段がサーボ・ループ内に配置される。また、前述の決定手段により決定される少なくとも1つの共振周波数をフィルタするようにフィルタ手段を構成する手段が設けられる。

【0009】アクチュエータ手段の少なくとも1つの共振周波数を決定するための手段は、信号をサーボ・ループに注入する手段、及びアクチュエータ手段の応答をモニタして少なくとも1つの共振周波数を決定する手段とを有する。この決定手段は信号の周波数をアクチュエータ手段の前記少なくとも1つの共振周波数を含む周波数範囲にわたって変化させる手段を含むことが望ましい。

【0010】前記決定手段は前記制御装置の構成要素であるプログラムされたマイクロプロセサを含む。

【0011】フィルタ手段は中心周波数を有するスイッチ容量性フィルタであり、帯域幅はフェイズ・ロック・ループ（或いはプログラム・タイマ）により提供されるクロック信号により制御される。また、フェイズ・ロック・ループの周波数はマイクロプロセサにより制御される。

【0012】周期的にアクチュエータ手段の少なくとも1つの共振周波数を決定するための手段、フィルタ手段、及びフィルタ構成手段は全てソフトウェア制御に基づきマイクロプロセサにより実行される。このマイクロプロセサは前記制御装置に含まれるマイクロプロセサであっても良い。

【0013】また、本発明によれば、記録媒体と相互作用を成すヘッドのアクチュエータの位置制御のためのサーボ系を有する直接アクセス記憶装置を動作させるための方法が提供される。この方法は周期的にアクチュエータ手段の少なくとも1つの共振周波数を決定するステップ、及びアクチュエータの応答を前記少なくとも1つの共振周波数に対して最小化するようにサーボ系にフィルタ手段を構成するステップとを含む。

【0014】少なくとも1つの共振周波数を決定する以前に、ノッチ周波数が関心の対象となる周波数範囲外にシフトされることが望ましい。或いはフィルタが使用禁止化され、これが構成された後に再使用許可されても良い。

【0015】周期的に少なくとも1つの共振周波数を決定するステップは、信号をサーボ・ループに注入するステップ、及びアクチュエータ手段の応答をモニタするステップを含む。注入される信号の周波数は、アクチュエータ手段の少なくとも1つの共振周波数を含む周波数範囲にわたり可変されることが望ましい。

【0016】本発明によれば、この信号はデジタル化された正弦波であることが望ましく、この信号はD/A変換器の入力に注入され、これは更にマイクロプロセサからの制御デジタル出力を、駆動回路へ供給するためのアナログ信号へ変換する。これによりマイクロプロセサの計算負荷が減少される。

【0017】

【実施例】本発明は磁気ディスク駆動装置に関して説明されるが、関連分野に携わる者には、本発明が例えば、光学式記憶媒体を使用した装置等の機械的共振モードを有するサーボ位置制御系を含むいずれの直接アクセス記憶装置にも応用できることが理解されよう。

【0018】図1はディスク駆動装置の一部とそこで使用されるセクタ・サーボ位置制御系に関連する構成要素を表している。多数の円周状トラック12を有する磁気ディスク10は既に知られるようにモータ（図示せず）により回転させられる。読取り／書込みヘッド14はデ

ディスク10の表面と近接して配置され、デジタル情報がトラック12上に記憶され、またトラック12から読取られる。ディスク10はセクタ16に分割され、既に知られるように、各トラックは各セクタに対して、特定のトラック及びセクタを識別する情報を記憶するために使用される領域18を有する。既に知られるように、読取り/書込みヘッド14によるこの情報の検出、及び読取り/書込み回路20及びデコーダ22によるその後の処理は位置誤差信号(PES)をライン24上に生成する。また、デコーダ22は、直接アクセス記憶装置と関係するプロセッサにより使用されるデータ・ストリームを、ライン26上に生成する。

【0019】既に知られるように、読取り/書込みヘッド14はサスペンション28に取り付けられている。サスペンション28はアーム29に取り付けられ、これは磁界(図示せず)内に配置されるVCM(ボイス・コイル・モータ)32の作用によりシャフト30の回りを回転する。VCM32を駆動する電流は駆動回路34より供給される。

【0020】そしてこれも知られるように、ライン24上のアナログ位置誤差信号は制御装置35に供給され、A/D変換器36によりデジタル信号に変換される。変換器36の出力は、デジタル加算器38により、トラック基準信号発生器39で生成されるトラック基準信号から減算される。加算器38の出力はマイクロプロセッサ44の入力に供給される。トラック基準信号発生器39の出力はまた、ライン45上をマイクロプロセッサ44に供給されるが、この理由に付いては後に述べることにする。

【0021】マイクロプロセッサ44は適当な計算を行い、その結果をD/A変換器46に供給する。D/A変換器46の出力は加算結合器49を介してノッチ・フィルタ48に与えられる。上述されたように、従来の装置においてはノッチ・フィルタは一般的に広帯域周波数フィルタで構成され、ヘッド14のアクチュエータ(サスペンション28を含む)の共振モードを抑制する。関連分野に携わる者には理解されるように、アクチュエータの支配的な共振周波数は、ヘッド14、サスペンション28及びVCM32等の動作を司る全てのヘッド位置決め構成要素の設計に影響される。しかし、サスペンション28はこの系の一部ではあるが、時間及び温度に伴う共振周波数の変化(この変化は制御位置における過度なリングングを引き起こす)と最も関連する。

【0022】従来の装置では、ノッチ・フィルタ48の出力は一般的には直接、駆動回路34の入力に与えられる。しかし、本発明によれば、ノッチ・フィルタは、マイクロプロセッサ44からライン52上に供給される信号により制御される2極スイッチ50の位置に依存してバイパスされる。また、本発明によれば、マイクロプロセッサ44は正弦波発生器54の発振周波数を制御すること

により正弦波を加算結合器49に注入し、D/A変換器46と正弦波発生器54の出力を加算する。

【0023】正弦波発生器54はマイクロプロセッサ44からの制御出力により決定される周波数を有する分離された発振器として例示されているが、信号をマイクロプロセッサ44によりデジタル的に生成するようにしてもよい。この場合、正弦波発生器54は、マイクロプロセッサ44により提供されるパルスを、加算結合器56に与えられる正弦波の近似波に変換する単なるローパス・フィルタで良い。

【0024】本発明によれば、ノッチ・フィルタ48は、マイクロプロセッサ44からバス或いはライン57を介して受信される入力に応答してプログラマブルである。こうして図1に示すサーボ系は2つのモードで動作する。第1のモードは共振周波数決定モードであり、ここではスイッチ50を図1に示す位置に設置することにより、ライン52上でマイクロプロセッサ44から受信する制御信号に応答してノッチ・フィルタ48が回路から除去される。正弦波発生器54の周波数はマイクロプロセッサ44により時間を経て変化される。加算結合器49に注入される信号に対するこの系の応答は、ヘッド14がディスク10の任意のトラックに追従制御される間、マイクロプロセッサ44によりモニタされる。モニタリングは各周波数に対してPESの振幅を調べることにより達成される。例えば、n個のサンプルに対するPESの振幅の絶対値が加算され、この加算結果の和がnによって除算され、特定の周波数に対するPESの平均値を決定する。この周波数は次に変化され、同一の計算がマイクロプロセッサ44により達成される。

【0025】この技術に精通する者には理解されるように、他のタイプの計算も達成可能である。例えば、位置誤差信号のRMS値が計算される場合もある。或いは、もしも現実的であるならば、異なる波形が注入され、高速フーリエ変換分析が達成される可能性もある。しかし、安定な正弦波の注入、及び閉ループのトラック追従モードにおいて生ずるPESの観測は、簡単且つ低コストなマイクロプロセッサにより実施されて、アクチュエータ装置の支配的な共振モードの振幅対周波数応答を特徴づける。但し、これはマイクロプロセッサ44が制御する正弦波発生器54の周波数範囲が、関心の対象となるこれらの周波数を十分に包括する場合に限られる。

【0026】この技術に精通する者には理解されるように、上述のモードにおける共振周波数の決定は、DASDが遊休状態以外の時に行われる。すなわち、DASDが関与するホスト・プロセッサにより使用されるデータが、ディスク10上に書込まれたり或いはディスクから読取られたりしない。

【0027】この第1のモードのオペレーションが完了すると、マイクロプロセッサは第2のモードに移行する。ここではノッチ・フィルタ48がマイクロプロセッサ44

によってプログラムされ、アクチュエータ装置の少なくとも1つの支配的な共振モードを抑制する。マイクロプロセッサ44からの適当な出力がライン57上に提供される。ノッチ・フィルタ48がプログラムされると、マイクロプロセッサ44はノッチ・フィルタ48の出力（入力ではない）が駆動回路34に提供されるようにライン52を介してスイッチ50を制御する（図1では示されていない）。この時、DASDは記憶及び/或いはディスク10からの情報の検索のために従来形式により使用される。

【0028】こうしてこの系の応答は、支配的モードの共振周波数の変化が発生したときに、ノッチ・フィルタ48が自動的に再プログラムされてこれらのモードを抑制するように最適化される。

【0029】ノッチ・フィルタ48を効果的に使用禁止及び再許可するための簡単なアプローチは、ノッチ周波数が対象となる周波数範囲外に来るようにこれを簡単に再プログラムすることである。しかし、ノッチはサーボ系を使用不可とするような周波数であってはならない。もしもノッチが対象となる周波数範囲よりもより高い周波数に移行させられるならば、サーボ系は依然として機能し、ノッチ・フィルタ48がスイッチ50によりサーボ・ループから除去されたときの応答と本質的に同じ形態で応答しよう。これによりスイッチ50及びスイッチ50を制御するマイクロプロセッサ44のプログラミングは不必要となる。一般的な認識としては、ノッチ・フィルタ48の使用禁止とは、単に、該当する周波数範囲よりも高い周波数範囲でサスペンション28の共振が発生する場合に、この該当する周波数範囲においてノッチ・フィルタ48が減衰を起こさないように効果的に作用することを意味する。

【0030】アクチュエータ装置の振動の正確な共振周波数は負荷により変化する可能性がある。従って、この共振周波数は、加えられる制御力の変化或いは回転ディスク10の偏差に関する半径方向の変化に依存して、ヘッド14の半径方向位置と共に変化する可能性がある。セトルアウト性能を更に向上させるために、支配的な共振モードの周波数が、ヘッド14の様々な半径方向位置と共に決定されても良い。例えば、正弦波発生器54の周波数が、ヘッド14がディスク10の最内周トラック、最外周トラック、及び中間のトラックに制御される間に、対象の範囲にわたって変化させられても良い。アクチュエータ装置の共振周波数に関するデータは、次にマイクロプロセッサ44にバス59により接続されるRAM58内に記憶される（説明のため、RAM58はマイクロプロセッサ44の外部に示されているが、マイクロプロセッサ内に組み込まれていても良い）。

【0031】ホスト・プロセッサが特定のトラックをアクセスすると、トラック基準信号発生器39が適当な入力を加算器38及びマイクロプロセッサ44の両者に提供す

るよう指示される（後者に対してはライン45により提供する）。マイクロプロセッサ44は次にRAM58内に記憶される情報をアクセスし、ノッチ・フィルタ48を適切に構成する。共振周波数が決定されている最も近接したトラックに関する情報が、ノッチ・フィルタ48を構成するために使用される。しかし、マイクロプロセッサ44が（適当なプログラムの制御に基づき）アクセスされる両側のトラックからのデータ間で補間を達成することがより望ましい。これにより、ノッチ・フィルタ48が、このアクチュエータ装置のアクセスされるトラックに対応する精密な共振周波数、或いは複数の共振周波数に最も正確に同調させられる。

【0032】図1に示す本発明の実施例は、典型的なパーソナル・コンピュータ或いはラップトップ・コンピュータに関連するローエンドの磁気ディスク装置に適している。このタイプの直接アクセス記憶装置では、サーボ系のPESサンプリング・レートは低い。例えば、1.8kHzである。ヘッドの位置決めアクチュエータの振動の支配的な共振モード周波数は、この周波数のN倍以上になるであろう。ここでNは小さな整数である。実際の共振周波数は偽信号周波数をモニタし、偽信号モード情報を使用することにより識別される。こうして、PESが1.8kHzでサンプルされるとしても、より高い周波数が注入され、より低いサンプリング・レートでのPESの振幅の増加は注入周波数の振動振幅の増加と関連することが知られている。

【0033】図2はプログラマブル・ノッチ・フィルタ48のブロック図及びそのマイクロプロセッサ44への接続を示す。プログラマブル・ノッチ・フィルタ48は、例えば、ナショナル・セミコンダクタ社の集積回路MF10を使用して達成されるスイッチ式容量性フィルタが望ましい。フィルタ48はクロック周波数発生器60及び利得一帯域幅部62の2つの主要な構成要素を有する。マイクロプロセッサ44内のタイマ64は周波数 $f_n$ なる方形波入力を生じ、これは入力としてクロック発生器60に供給される。クロック発生器60は位相比較器66、ローパス・フィルタ68、増幅器70、電圧制御発振器72、及び2つの10分周器76A及び76Bの一方の出力が他方の入力に接続されて構成される100分周の分周回路74を含む、フェイズ・ロック・ループであることが望ましい。

【0034】こうしてフェイズ・ロック・ループは周波数乗算器として動作し、電圧制御発振器72はマイクロプロセッサ44のタイマ64により提供される入力周波数の100倍の出力周波数 $f_{clk}$ を生じ、このクロックはプログラマブル・ノッチ・フィルタの利得一帯域幅部62の入力に供給される。

【0035】利得一帯域幅部62は入力増幅器78、スイッチ80、加算係数器81、及び2つのカスケードされる増幅器82及び84を含む。このフィルタの帯域幅

及び利得は抵抗 86、88 及び 90 の抵抗値により制御される。フィルタの中心周波数はスイッチ 80 に供給されるクロック周波数  $f_{clk}$  により決定される。 $f_{clk}$  は  $f_n$  の 100 倍であるが、フィルタの中心周波数は  $f_n$  に等しい。

【0036】ノッチ・フィルタ 48 のための構成要素の値は、製造メーカのアプリケーション設計データ・シートに説明されている基準に従って選択されよう。上述の装置に対してこれらの基準を使用すると、目標周波数からの中心周波数の偏差は 0.2% のオーダーであり、また減衰は 32 dB のオーダーである。更に、マイクロプロセッサ 44 の制御により異なる抵抗にスイッチすることにより、ノッチ・フィルタ 48 の帯域幅もまたプログラム可能となり、必要に応じてプログラミングが変更され、アクチュエータ装置の支配的な共振周波数の変化を補正することができる。一般的には約 30 Hz の帯域幅が望ましいが、例えば 50 Hz により 2 つの共振周波数が分離されれば、帯域幅は 60 Hz などの値へ拡張され、両方のモードが抑制される。これは必要となる帯域幅がまだ狭いために、位相余裕を減少させることなく達成される。或いは本発明によれば、アクチュエータ設計において共振モードが比較的大きな周波数差を持って分離される場合は、1 つよりも大きな数のフィルタ段、或いはいくつかのフィルタが使用される。この場合は、トラッキング周波数が変化する間、複数の再プログラマブルな狭帯域フィルタが位相余裕を保持し、これにより単一の広帯域フィルタにより得られる場合の安定性能に勝る性能が達成される。

【0037】こうしていくつかのフィルタがカスケードされることが理解されよう。1 つのナショナル・セミコンダクタ社の集積回路 MF10 を使用することにより、2 つの第 2 位フィルタ或いは 1 つの第 4 位フィルタを提供する。

【0038】ノッチ・フィルタをプログラミングするための別のアプローチとして、マイクロプロセッサ 44 に制御されるプログラマブル・タイマの利用がある。この場合は、プログラマブル・タイマはノッチ・フィルタの利得・帯域幅部にクロック周波数入力を生成し、フェイズ・ロック・ループは不必要となる。このようなプログラマブル・タイマは既に知られるように、高周波数クロックを使用して分周回路を駆動することにより実施される。

【0039】図 1 及び図 2 で説明された本発明の実施例は、パーソナル・コンピュータ及びラップトップ・コンピュータで使用されるタイプのローエンドなディスク装置で最も有効である。本発明はまた、ハードウェア要素よりもむしろソフトウェア要素を利用することにより、ハイエンドなマルチ・ディスク高性能ディスク装置においても実施されよう。

【0040】図 3 は本発明を利用したハイエンドの DA

SD を表すもので、ここでは図 1 のハードウェアにおいて達成された本発明の利用に関するほとんどの機能が、ソフトウェアにより達成されている。図 3 の参照番号に関しては、図 1 で述べられたときと同様の機能を成す要素に対しては同一番号を割り当てている。但し、以降で述べられる点に関しては例外となる。

【0041】上述されたように、ハイエンドな DASSD においては、サスペンションの支配的な共振モードを抑制するために狭帯域デジタル・ノッチ・フィルタを使用することが従来例であった。

【0042】一般的に、高いサンプリング・レートのために、これらの狭帯域デジタル・ノッチ・フィルタは、制御装置 35 のマイクロプロセッサ 44 のオペレーションを制御するソフトウェア或いはファームウェア・プログラムによって実施される。しかし、上述されたように、これらのノッチに関連する固定のプログラミングは、構成要素の温度或いは経時変化による共振周波数の変化に対応するために、中心周波数を再調整することができない。

【0043】本発明によれば、プログラムされたソフトウェア・ノッチは使用禁止とされる。次にマイクロプロセッサはデジタル正弦波を生成し、これがサーボ・ループに注入される。この間、フィルタは使用禁止状態である。この正弦波はサイン値を有するルックアップ・テーブルを利用することによって、マイクロプロセッサにより直接生成される。この周波数を変更するためには、ルックアップ・テーブル内の続く値をアクセスする間のクロック周波数を変更するだけでよい。

【0044】こうしてマイクロプロセッサ 44 は正弦波を生成し、その周波数をスイープし、内部的に必要な全ての計算を実行する。しかし、デジタル正弦波をバス或いはライン 94 上にマイクロプロセッサの出力として提供することも可能である。この出力は D/A 変換器 46 の入力として与えられる。この構成の利点は、D/A 変換器 46 の高速性を利用して、マイクロプロセッサ 44 を追加的な計算負荷から解放することである。しかし、マイクロプロセッサ 44 の計算負荷が軽い場合は、マイクロプロセッサ 44 がアナログ信号発生器を制御するために使用されることが可能となる。この発生器は図 1 の発生器 54 に関して既に述べられたように、マイクロプロセッサ 44 により供給されるデジタル正弦波をアナログ信号に変換するフィルタ構成に過ぎない。このアナログ信号は D/A 変換器 46 と駆動回路 34 の間に存在する加算結合器 96 に注入される。

【0045】どちらの場合にも、PES の振幅に反映される系の応答が、この注入信号の周波数が変化するときにはモニタされる。この変化範囲はサスペンション 28 を含むヘッド位置決めアクチュエータの支配的な共振モードを含む。これらの共振モードの位置が決定されると、狭帯域ノッチが少なくとも 3 つの周波数の 1 つを含むよ

うにソフトウェア・ノッチ・フィルタが再プログラムされる。ノッチは再プログラムされた後、再度使用許可となり系は使用状態となる。

【0046】ノッチ・フィルタの再プログラミングに関する上述のステップは、この系のブート・アップ時及びDASDが遊休状態の時に達成される。前者は構成要素の長期間にわたる変化に対応し、一方、後者は、例えば系が使用される間の動作温度の短期的変化などにより誘発される短期間の変化に対応する。

【0047】本発明を利用するDASDの主な利点は、位置決めアクチュエータ装置に関連する機械的構成要素の製造公差を幾分緩めることができる点である。この装置は自動的に同調或いはプログラムされるので、支配的な共振周波数モードの正確な周波数が重要ではなくなる。更に、これらの共振モードに関する最も最近に決定された周波数からのリアルタイム情報を使用して、装置が周期的に再プログラムされるため、これらの周波数を厳密に一定に保持したり、或いはこれらが製造過程において駆動装置の違いにより変化しないことを保証するために、構成要素をオーバー設計する必要がなくなる。

【0048】本発明に関する追加コストは製造過程における節約分と相殺され、同時に、整定時間に関する高性能化が提供される。いずれにしろ追加コストは小さい。ハイエンドの装置においては、制御装置内のマイクロプロセサの再プログラミングだけが必要となる。ローエンド装置においては、追加のハードウェア要素は装置に対するそれほど大きなコストアップを伴うことはない。

【0049】図4Aはノッチ・フィルタを使用しない場合のトラック追従モードにおける位置誤差信号を時間の関数として表したグラフである。図4Bは駆動回路への制御電圧の対応する変化を表す。ここでPES及び制御電圧の変化はかなり大きく、整定時間が長過することが明らかである。

【0050】図5Aは同一条件下でまた図4Aの場合と同じ装置において、狭帯域ノッチ・フィルタを使用可能状態として、位置誤差信号の応答を時間の関数として表したグラフである。図5Bは図5Aのステップ入力に対して駆動回路へ供給される制御電圧の対応する変化を示したものである。狭帯域ノッチ・フィルタを使用したときのセトルアウト特性は、これが無い場合と比較して著しく改善される。この性能の改善は位相余裕を犠牲にすること無く達成される。これは狭帯域フィルタが使用されたこと、また本発明によれば、同フィルタがヘッド・サスペンション装置の支配的な1つ或いは複数の共振モードに対応する周波数に正確にセットされることに依存する。これは広帯域ノッチ・フィルタに関するフェイズ・ループ無くして達成される。

【0051】図6は本発明によるマルチ・プラッタ直接アクセス記憶装置を示す。1対のディスク10A、10Bがディスク・ファイル駆動モータ13のスピンダル1

1上に支持されている。ディスク10A、10Bの各々は、2つの面15A、15B及び17A、17Bを有する。説明のために、ディスク10上の面15A及びディスク10B上の面17A、17Bはデータ記録面とする。ディスク10A上の面15Bはサーボ用の面であり、予め記録されたサーボ情報だけを含む。サーボ情報は同心トラック内に記録され、典型的にはサーボ面15B上の近接するサーボ・トラックの交点は、面15A、17A及び17B上のデータ・トラックの中央線に沿って半径方向に配列される。面15B上のサーボ情報はよく知られるように方形パターンである。

【0052】データ・ディスク及びサーボ・ディスク上の特定のトラックはヘッド14A、14B、14C及び14Dによりアクセスされ、各ヘッドはそれぞれのディスク面と関係し、それぞれのサスペンション28A、28B、28C及び28Dにより支持される。ヘッド14A、14B、14C及び14Dは、例えばVCM32で示す共通アクセス手段或いはアクチュエータに接続される。こうしてヘッド14A、14B、14C及び14Dは全て、それぞれのディスク面上の半径方向位置に関してお互いに固定の関係を維持される。

【0053】ヘッド14A及び14D上の偏差によるローディングは、ヘッド14B及び14C上の偏差によるローディングとは大きく異なる。その結果、位置誤差信号に反映される支配的な共振周波数は、ヘッドごとにより変化する。更に、各ヘッド14Aから14Dにそれぞれ対応するサスペンション28Aから28Dの精密な機械的特性の変化もまた存在し、振動のそれぞれの支配的なモード周波数に影響を与える。特定のプラッタ或いはディスクがアクセスされると、ノッチ・フィルタ48を構成し、使用されるヘッドの振動周波数を抑制することが効果的である。

【0054】ディスク10Aの面15Bはサーボ用の面として利用されるが、一般的には、各面15A、17A及び17Bも少なくともその最外周トラック上にはサーボ・セクタ情報を含む。このように本発明によれば、ヘッド14Aから14Dのそれぞれのサスペンションの支配的な共振モードは、全てこれらのヘッドを最外周トラックに移動することにより決定される。各ヘッドの位置誤差信号がその時にモニタされ、各ヘッドの支配的な共振周波数を決定する。この情報はRAM58に記憶される。特定のディスクからのデータがアクセスされると、マイクロプロセサ44はアクセスされるディスク及びトラックに関する適当な情報をトラック基準信号発生器39から受け取った後、上述の方法によりノッチ・フィルタ48を構成し、使用されるヘッドの支配的な共振モードにおける周波数を抑制する。こうしてマルチ・プラッタ直接アクセス記憶装置における整定時間が、深刻な位相遅延を伴う広帯域フィルタを使用すること無く最小化される。

【0055】このマルチ・ディスク型の装置におけるアプローチは上述の技術と結合されて、トラック位置における振動を補正することができる。面15A、17A及び17Bは一般的には（最外周トラック以外は）サーボ情報を含まないが、面15B上のサーボ情報を使用することにより、様々なトラックにおいて周期的に少なくとも1つの共振周波数を決定するステップが達成される。様々なトラックに対するこの情報はRAM58に記憶される。こうして半径方向位置の関数としての共振周波数の傾向が、少なくともヘッド14Bのヘッド・サスペンション装置に対して制定される。これらの傾向はマイクロプロセサ44により使用されて補間が行われ、残りのヘッドに対し、半径の関数としての補正を提供する。

【0056】或いは、サーボ・セクタ情報が各面15A\*

テーブル1

	ハイ・サンプリング・レート	ロー・サンプリング・レート
共振モードの識別	直接正弦波観測	偽信号正弦波の観測
共振モード補正	デジタル・ソフトウェア・ノッチ	同調可能ハードウェア・ノッチ

【0059】本発明は特定の実施例について述べられてきたが、関連分野に携わる者にとっては、本発明の精神の範囲を逸脱することなく、開示された実施例が変更され、また拡張されることが理解されよう。

【0060】

【発明の効果】アクチュエータの共振周波数の変化による影響を少なくすることができる。例えば、整定時間を常に短くすることができる。又、アクチュエータの構成要素に関する製造公差を緩和する。

【図面の簡単な説明】

【図1】本発明によるディスク駆動装置のブロック図である。

【図2】図1のプログラム式ノッチ・フィルタのブロック図である。

【図3】本発明によるディスク駆動装置の別の実施例を示す図である。

【図4A】適当なフィルタ作用が無いときの典型的ディスク駆動装置の位置誤差信号を表す図である。

【図4B】適当なフィルタ作用が無いときの典型的ディスク駆動装置の制御電圧を表す図である。

【図5A】本発明によるディスク駆動装置の位置誤差信号を表す図である。

\*から17D上の複数のトラック位置に提供される場合は、各トラック位置における各ヘッドの共振周波数は周期的に決定される。この時、ノッチ・フィルタ48は特定のディスクに対して正確に同調され、トラックがアクセスされる。ヘッド・サスペンション装置間の変化、偏差、及びトラック位置の変化による他の負荷力に対する補正は、全て考慮され、装置の最高の性能が達成される。

【0057】総括として、ハイエンド及びローエンド（サンプリング・レート）のDASD装置における本発明の実施例の一般的なガイドラインをテーブル1に示す。

【0058】

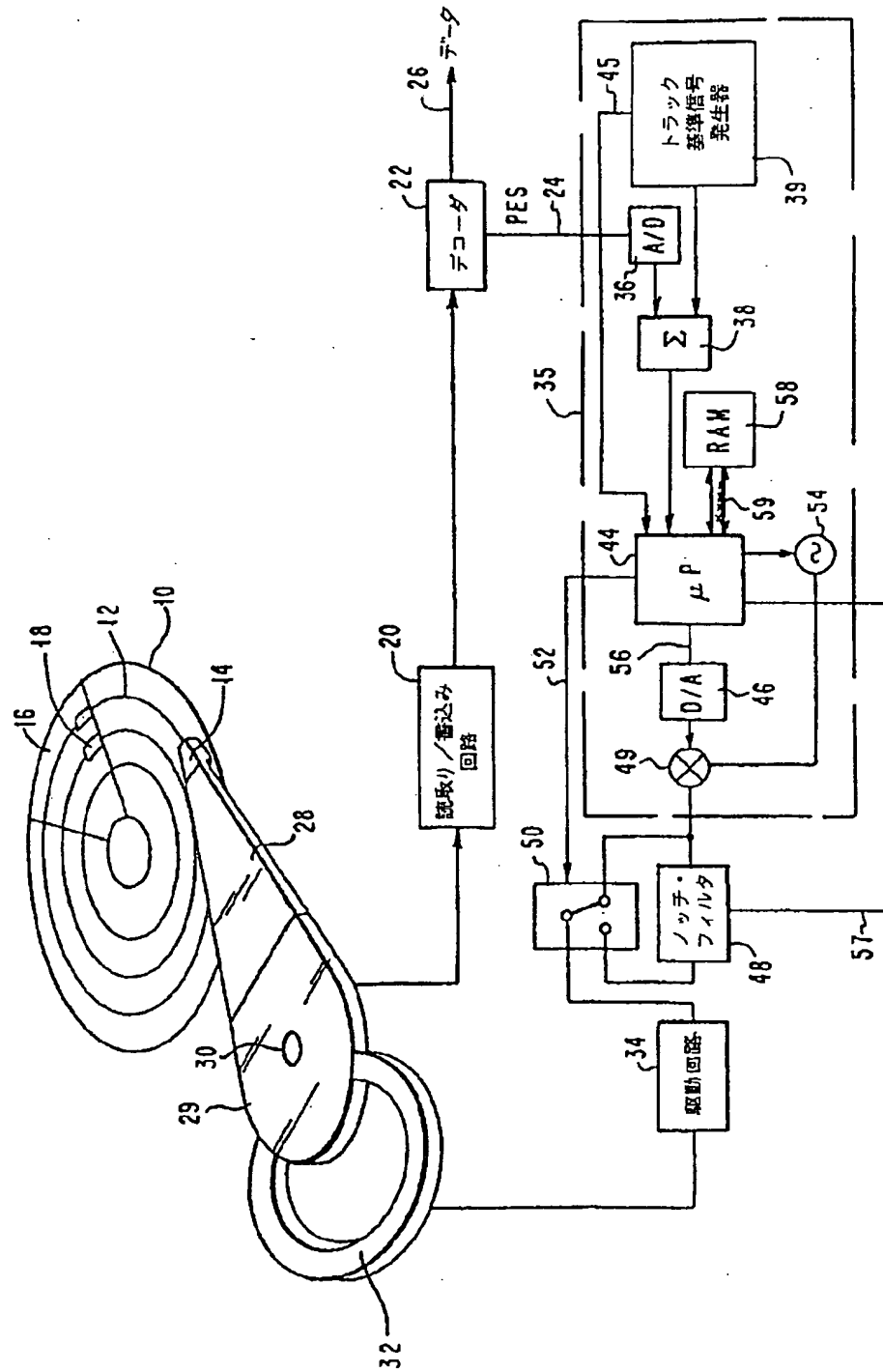
【図5B】本発明によるディスク駆動装置の制御電圧を表す図である。

【図6】本発明によるマルチ・ディスク型ディスク駆動装置のブロック図である。

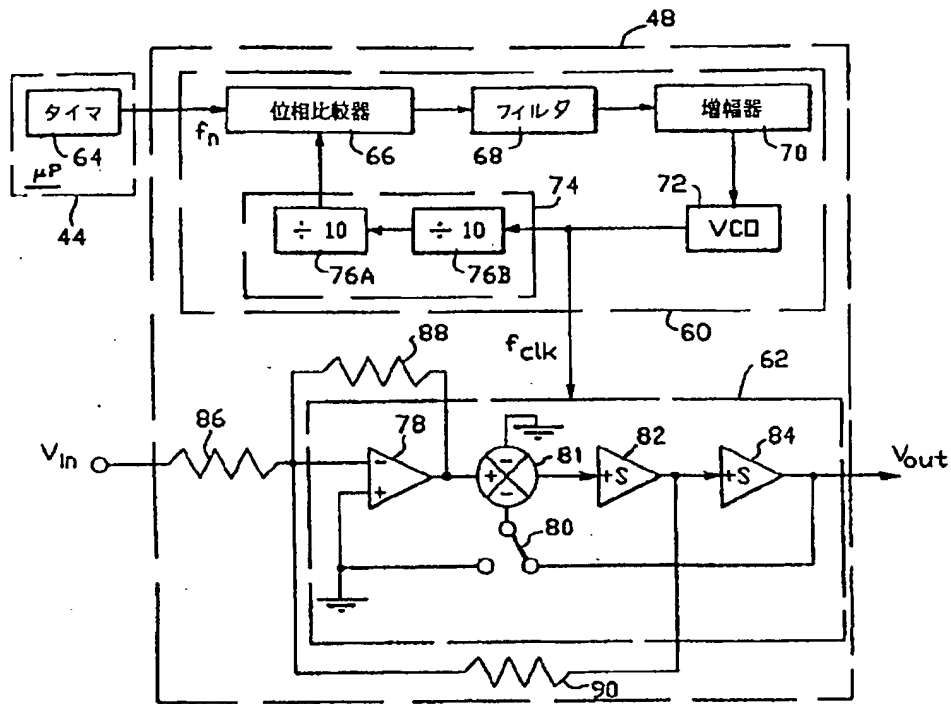
【符号の説明】

- 10 ディスク
- 14 読取り／書込みヘッド
- 20 読取り／書込み回路
- 22 デコーダ
- 28 サスペンション
- 29 アーム
- 32 VCM
- 34 駆動回路
- 35 制御装置
- 36 A/D変換器
- 39 トラック基準信号発生器
- 44 マイクロプロセサ
- 46 D/A変換器
- 48 ノッチ・フィルタ
- 50 スイッチ
- 54 正弦波発生器

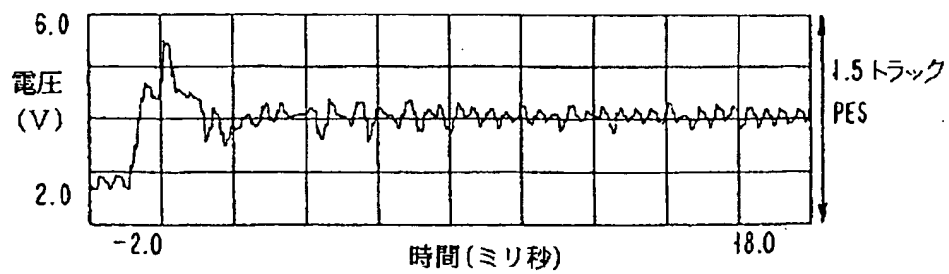
【図1】



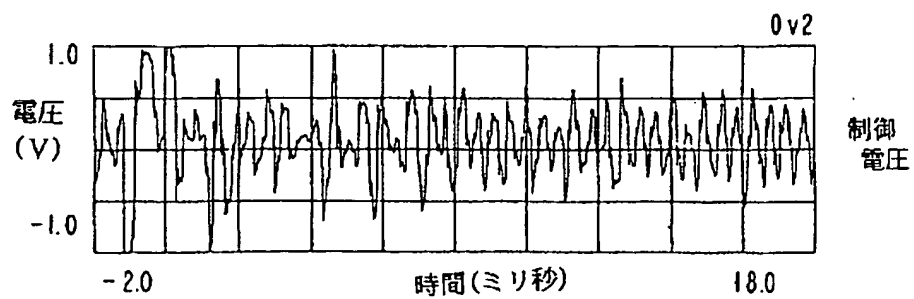
【図 2】



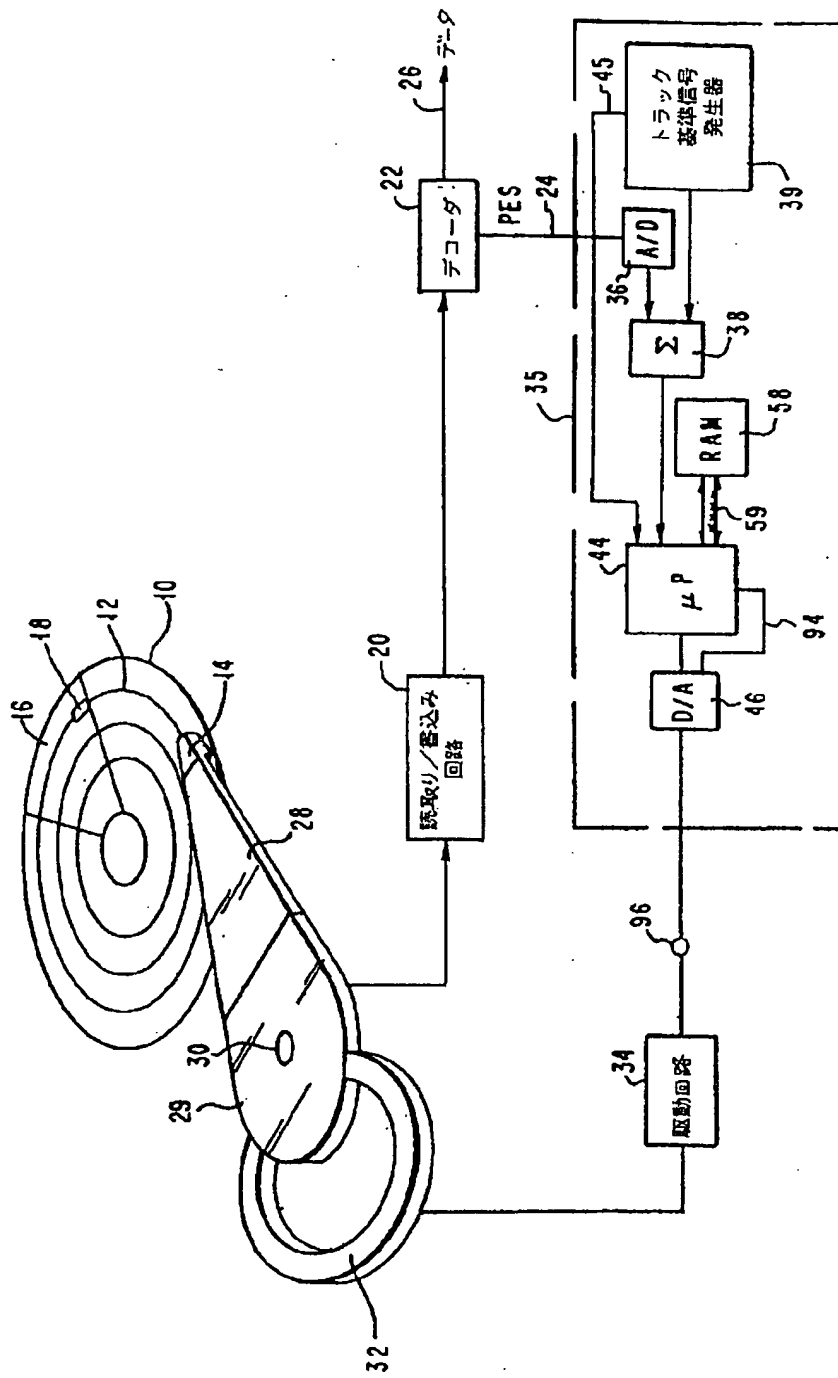
【図 4 a】



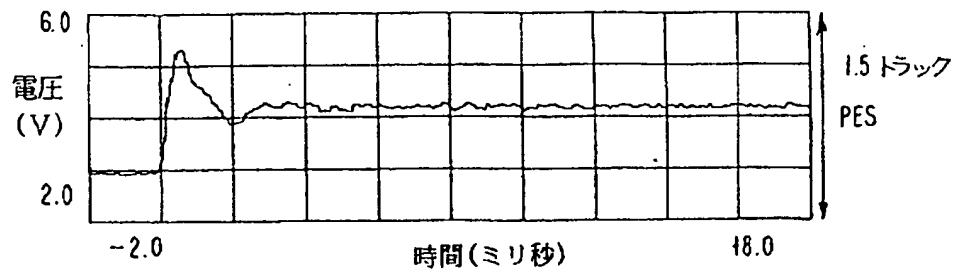
【図 4 b】



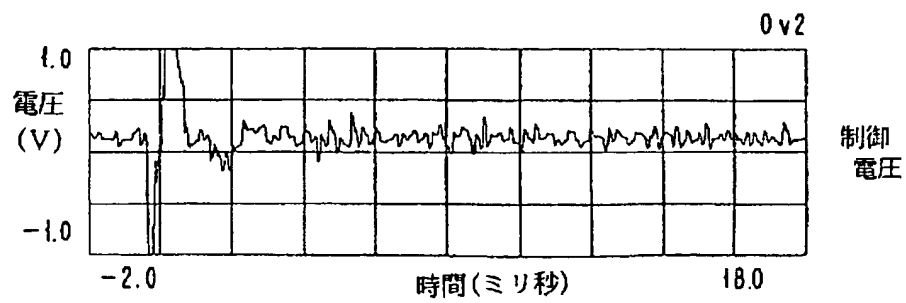
【図3】



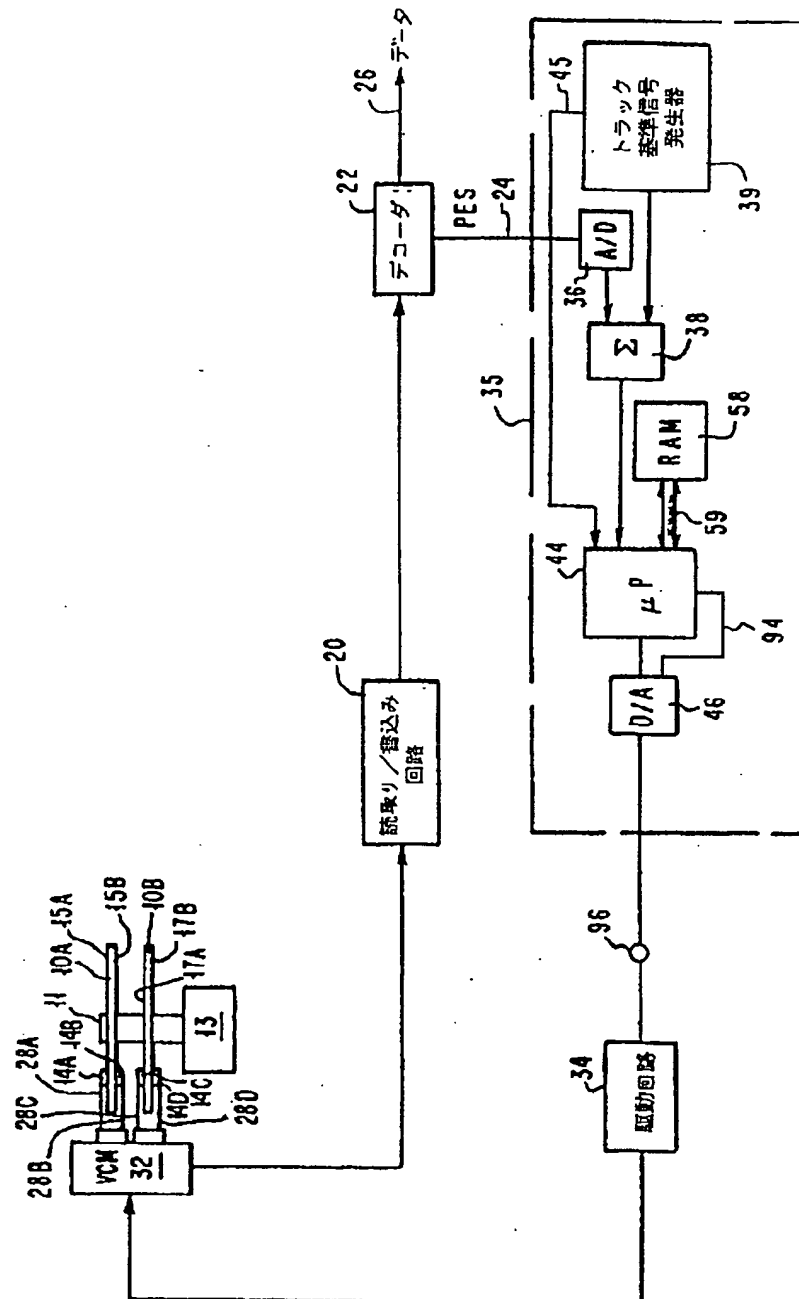
【図 5 a】



【図 5 b】



【図6】



フロントページの続き

(72) 発明者 ヒエン・フー・ダン  
アメリカ合衆国ニューヨーク州、ナヌエツ  
ト、フェアビュー 5 番地

(72) 発明者 中川裕三  
神奈川県平塚市高村26-48-504

(72) 発明者 ハル・ヒヤルマー・オツテセン  
アメリカ合衆国ミネソタ州、ロチエスタ  
ー、ノース・ウエスト、ストーナム・レー  
ン 4230 番地

(72) 発明者 アルン・シヤルマ  
アメリカ合衆国ニューヨーク州、ニュー・  
ロシエル、ワインディング・ブルツク・ロ  
ード 51 番地

(72)発明者 ムトウタンビー・スリージャヤンタ  
アメリカ合衆国ニューヨーク州、オシニン  
グ、シャーウッド・アヴェニュー 32番地